# This Page Is Inserted by IFW Operations and is not a part of the Official Record

### BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

## IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

48307

JA 0112348 JUL 1983

(54) SEMICONDUCTOR DEVICE

~(11) 58-112348 (A)

(43) 4.7.1983 (19) JP

; (21) Appl. No. 56-211715

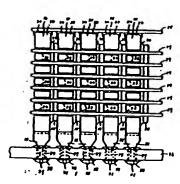
(22) 25.12.1981

(71) FUJITSU K.K. (72) NOBUHIKO MIZUO (51) Int. Cl. H01123/12,H01123/48

PURPOSE: To obtain a chip carrier mounted semiconductor device having a struc-

ture that the device can be loaded vertically to a wiring substrate.

CONSTITUTION In a structure wherein the mount density is most enhanced, semiconductor memory devices 35 are erected and arranged on the wiring substrate in a state that each is contacted on the upper and lower surfaces, and the pin external conductive terminal 21 of each semiconductor memory device 35 is inserted into a fixed through hole 37 in the wiring substrate 36, then soldered and fixed. On a coat external conductive terminal 22 the common signal terminal in each memory device 35, a series of common signal wires constituted respectively of conductor 39 are soldered at every row. Two pieces of the pin external conductive terminal are provided, but any number of pieces are available as required. Or, one, which is bar form and formed by burying one end in the carrier, can be also used. While, the cap can be formed of ceramics. Further, it is applicable to a metallic package and a plastic package.



19 日本国特許庁 (JP)

①特許出願公開

● 公開特許公報 (A)

昭58—112348

H 01 L 23/12 

Arter the con-

\*\*\*\*

郑别记号

厅内整理番号 7357-5F 7357-5F

◎公開 昭和58年(1983)7月4日

発明の数 1 寄查請求 未請求

(全 4 頁)

De dereiere 建有气理体育显现的 (1)

944 A ES 類 昭56—211715 類 昭56(1981)12月25日

1 (BR 1 ) . .

0克 明 者 水尾允彦

川崎市中原区上小田中1015番地 富士通妹式会社内

む出 顧 人 富士通株式会社

川崎市中原区上小田中1015番地

四代 理 人 弁理士 松岡宏四郎

er freignes<del>g</del>

L A明O名称 7. 美導体質性があった。

主方 下,四番推荐婚工台

- 三世年体ナップが、一外部何語にピン状の外部降 - 電視子を有し、他の外部側面に登録状の外部導電 様子を有するナップ・キャリアに実装されてせる。 」ととを特徴とする単導体機関。。

A: 提供O計組定股別。

· W. 発明の技能分野

本発見は平海体ナップボナップ・キャリアに共 「心して半導体ともまま子がナップ・キャリアに実施 された中華保護観に設ける外部導電地子の構造化 関する。 とは光さ

(A): 技数の背景。

3. 对其他的大大人等の大块装化化作物。如計算機 まて シリ・・とのことは システムの大型化を出き、

- 七れに作ってシステム内の配離長が長くなり計算 消滅の低下を招く。そこで、計算機システム時に 対する情報体10累子の異義的質を高めシステム の大量化を抑える手段として提供されたのが、ナ ァブ・キャリア共鉄構造の単導体IC発電である。 (4) 従来技術と問題点

**艾米から用いられているナップ・ャッリアの中** て、最も英典密度が高められる構造にサードレス ・ナップ・キャリアがある。私1回はリードレス ・ナップ・キャリアに支続された半導体10長度 に於ける一何の新面部行及び走貨を付を示したも のである。そして台間に於て1はゼラミック活せ、 2はセラミック枠、3は共国に金(Aa)めっま 等が見るれたナップ・ステージ、4 は表出版にAs ねっま 等が施 されている内部配理。 5 以内部配理 からそれぞれ反出されるものっきりが抱されてい され来源に入る めっき 等が地 された 甘油状 の外部 **増子、1はキャップろう付け用ノノライメル、8** 江金属ヤマップ、9は飯(Ag)合会等のろう分、

.10世半導体ICナップ、11世ポンディング・ 路でルッド、18位アルしニクム(AL)4のポンプ ジャング・カイナ、1 3社会(A + )/×▼コン

(81)用を示している。

とのような製造を有する従来のナップ・キャリ アに実装された平塚体IC袋堂は、計算機システ **人等に配及される配給基根に対して皮質を下にし** : 「・・て太平に(平田)実装される。その実績状態を示 したのが其2回で、脚中14は前配ナップ・キャ サア共英律点の平導体IC英麗、1 Sはセラモノ ス皮るいはブラスナノスにより形成された記録品。 乗、16日配量ボターン、6日前配外導用子、17 は半田寺のろう弁を長わしている。

> 上記のように見云のナップ・キャリア実装構造 の中海体10英世に共ては記録基準に対して予盟 天袋がむされるために、ナップ・キャリアの干哥 改によって美麗密度が制度され更に美麗密度を高 めるととがてまなかった。

似 克明〇目的

. - .

本発明は上記問題点に成み、配離基根に対して

ブ・ヤッリアスコ上に何えば女具ヤャップスるが 対策されてなっている。セン肯記ナップ・キャリ アススに於けるピン状外部端電路子スコは、油倉 得点の内部配送268からナップ・キャリア23 ・の一貫団に延出された外部記載17a上に鉄/ニ ・ケル合金等通常の用子材料からせる例えばピン 状打灰を加工片が低ろうまる時によりろう付けさ れて形成され、又被調状外等導電相子12位内部 配着えるもからナップ・キャリアス 30世 記以外 O三角質に承出された外部配置 2 7 b上に会めっ \*を毎水油されて形成される。 そして中毒休メモリ ・ナップでもは油管研究のナップ・スポージを9 - 上に金/シリコン合金30等を介してろう付ける "れ、何えば鮮や導体メモリ・テップを4のテップ <sup>だ</sup>・「センノト加子等ナップ国官の信号が従されるパ プド用子31aとピン状外部は電場子に強硬する 「内部配差でもしとがアルミニタス等のピンディン 『グ・ワイヤ31により労殴される。又入出力地子、 **も根格子等もメモキ・ナップに対して共造に記録** されるペプト用子318と被請状外部海岸増子22

商官に供用するととが可認を制造を有す! ・キャリア共貨の中導体装置を提供し を向上せしめるととを目的とする。

#### (4) 発明の構成

本発明は単導体装置に並で、単導体ナップが、 一外部質面にピン状の導電増子を有し他の外部質 面に装卸状の調写選子を有するナップ・キャリア に共鉄されてなることを外数とする。

#### (1) 発明の共進的

以下本発明を、半導体メモリ英麗に続ける一貫 准例について、第3回に示す上面図付。無面図何。 A - A ' 矢铁新面图11。下面图11、及び其4型化 示す実践方法に於ける一美施界の上面図句、作品 国何を用いて評価に説明する。

本発明を適用した半導体メモリ兵能は、例えば おる間付、付、付、付に示すよう、一貫道に何え! ば2〔本〕のピン状外部海賀旭子21が配設され、 他の三個面に反馈数の智順状外部導管却子22か 配設されたセラミック・ナップ・セッリア 23円 化半導体メモリ・ナップス 4 が共長され、 はナッ

に無視する内容を終える。 どんがポンディング・ウ イナるまだより使けされる。本発明の何点に於て は、通常とのようにピン状外部は電原子と1モナ ップ・セレクトは子等各メモリ技能に国有な保分 伸子とし、被源状外部神鬼塊子22を入出力増子 求るいは軍権は子寺告メモリ英蔵に対する共通会 サの母子とする。そして上記のように半峰休メモ ▼・ナップ24が失失されたナップ・ャッリア2 上頭に形成されている油倉構造の対止枠33上に 俗/錦仓会等のろう甘る4を介して会員ャャッフ 23が気管にろう付けされてもっている。

本発明の構造を有する単導体研究は対単導体 既に配設されたピン状外部等を増予を介して配! 基根上に立てて実典することができる。

第4 間は前記気処例に示した単導体メモす袋. の実験例を固示したもので、間中11はピン状態 那得鬼却子(别有诸分胡子)。 2 2 12 被源伏州市 導化用子(共通各分用子)、23以セラしょ!

「最次の至々が無子 **全て基べられ、64** 外部译号用于21岁 X4-4-437K をきれる。 さしても 日号親子である復興: からにそれぞれ详書: 量が年田付けされる。 在少上尼贝洛州化长 2 (本)股份产水。日 さしつかえない。又は で一度ポキャリアのにこ OTERN. X++, · 真い。是に又本発男と ナッタバッケージにもえ

7. 24 a & U 2 6 b 121 1. 红光感觉器。 2. 8 红蕉? テーツ、30日会/レリコ b拉木,F用子、3.22m 33位别走桥、34位55 **节员党。3.6亿尼亚基础**。 3 8以中田、3 9以神難を:

代理人 分足士

プノス等からたる記録基本、37 2 3 8は早日、3 9は運搬を乗り

なか上記異雑詞に共てはピン状外部導電機子を 2 (本)設けたが、無様子は必要に応じ何本でも るしつかえない。又はピン状外部導電機子は様状 で一様がキャリア門に関め込まれて別成されたも のでも乗いご又キャップはセラミックスであって も乗い。足に又本発明は金属ペッケージ。プラス ナックペッケージにも適用するととができる。

プ、166及び265以内部配置、276及び27 b は外部配置、28は扱うう、29はテップ・ス テージ、30以金/シリコン合金、316及31 b はペッド用子、32はポンティング・ワイヤ、 33は対止枠、34はろう材、36は単導体メモ サ鉄度、16は配置蒸煮、37はスケーホール、 38以単田、39は場離を示す。

公司代理人 分單士 · 佐 · 齊 · 史欧西亚河

天位の神界 切

以上収明したように水発明の可及を有する中等 体機関は、配施基準上に立てで実践することがで きる。そこで第4回に示すような配施基板上への 実践方法が可能であり、回からも明らかなように 使来の平面実践制度に比べて実践智度を大幅に向 上せしめることができる。

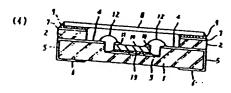
従って本発料は計算機ジステュ等の高速化、小 ・ 製化に対して有効である。

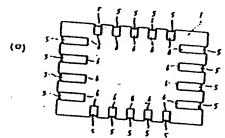
#### 4. 聖器の用単な説明

第1部以従来表定の新商物们及び下面の时、京 2回以従来の表現構造の新面質大田、京3団以本 発明の学導体装度に於ける一実施質の上田的们。 角面部内、A-A'矢視新動的付。下面回付で、 京4間以本発明の単導体装蔵に於ける一実質質の 上面的行及び興奮部同である。

即に於て、21はピン状外等導を増予(関項信号用子)、22は複算状外等導を増予(共通信号用子)、23はセラミック・テップ・キャリア、24は単導体メモリ・テップ、25は全員キャッ

\$ 1 g





\* 2 6

る中国体質数は世界場体質 外国場を知子を介して配置 るととができる。 フリル に示した中国体メモリ質 ので、田中2・1 はビン状

2 5 12 全員 \* \* \*

: ŁT8.

t 9 模型化类ける一类<sup>©</sup>

厂上面图代)。 黑面面(中。

面田村、及び其4四に

**治州心上**遊恩(1)。 何面。

メモリ袋蘭は、例えば、

:すよう、一角首に外え

|写現子21が配設され、

E状外部等官师子2.2 が

r, y, e, 17217

24が突殺され、ロナッ

せせンアイング・ワ

し、本発明の構造化於で

伏外部選及等子2.1をナ

世間子22を入出力増子

そり仮数に対する共通保

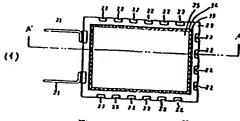
LEOLYK 中海体人士

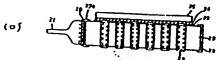
Eれたデップ・ギャリア23 自な調点の対土や3.3 上に、

るもを介して金属ヤッップ

されてなっている。かっ

9 長世に関するほう

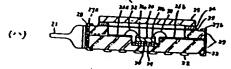




(O) (M) (E)

. 44-

(4)



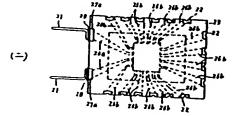


表 4 图

